

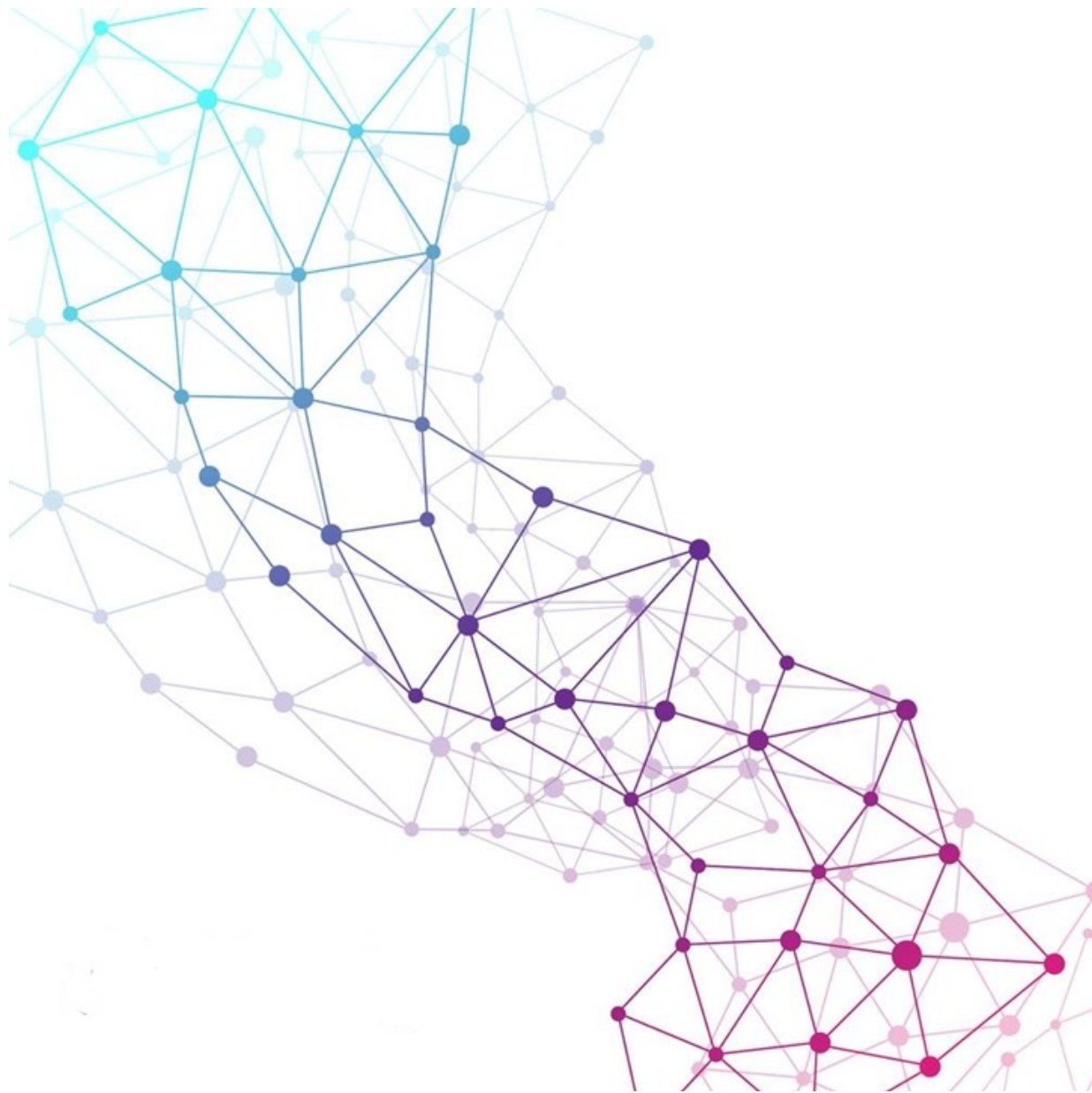


RISC-V硬件和应用

Frank Zhao

赛昉科技软件副总

2023.11.29



演讲内容

- RISC-V简介
- 赛昉科技 RISC-V 布局
- 首款量产RISC-V 芯片： JH7110
- 推动RISC-V 生态的发展
 - 开源硬件
 - 开源软件
 - 开源社区
- 下一代RISC-V 芯片： JH8100

什么是RISC-V

- ◆ RISC-V是一套指令集架构的标准
- ◆ RISC-V指令集的特点 (与arm、X86的差别)



永久开源

模块化、可定制



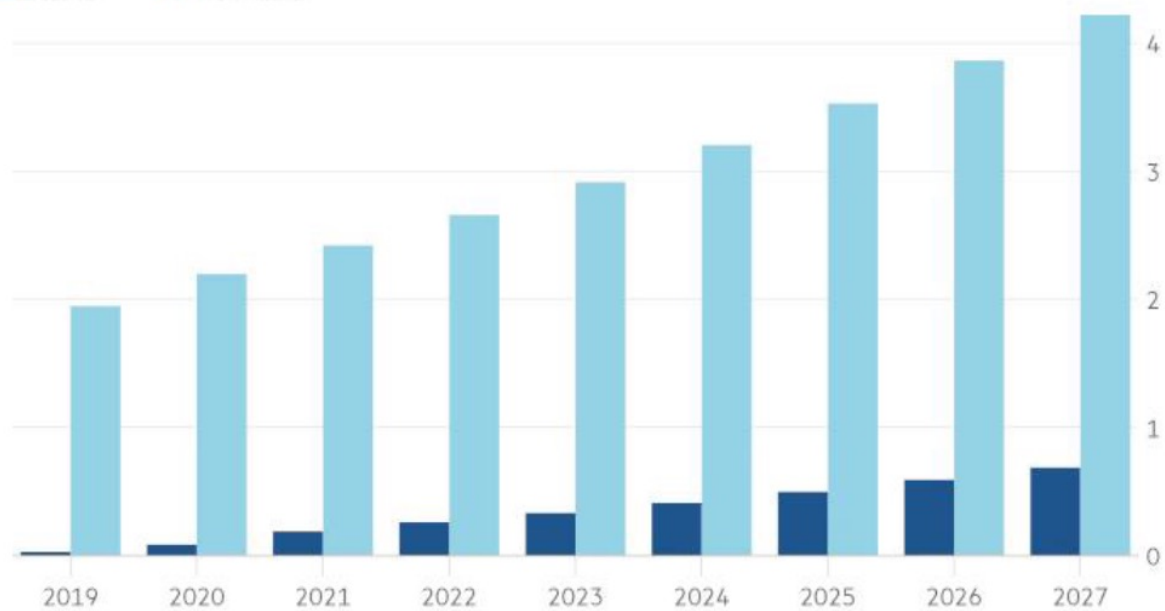


RISC-V的发展

- RISC-V半导体总市场份额预计到 2027 年将从 1% 增长到 16%
- 624亿颗 RISC-V芯片将2024 年发货
- 全球最大市场在中国

Market share of semiconductor IP for CPUs, \$ (bn)

■ Risc-V ■ Total CPU

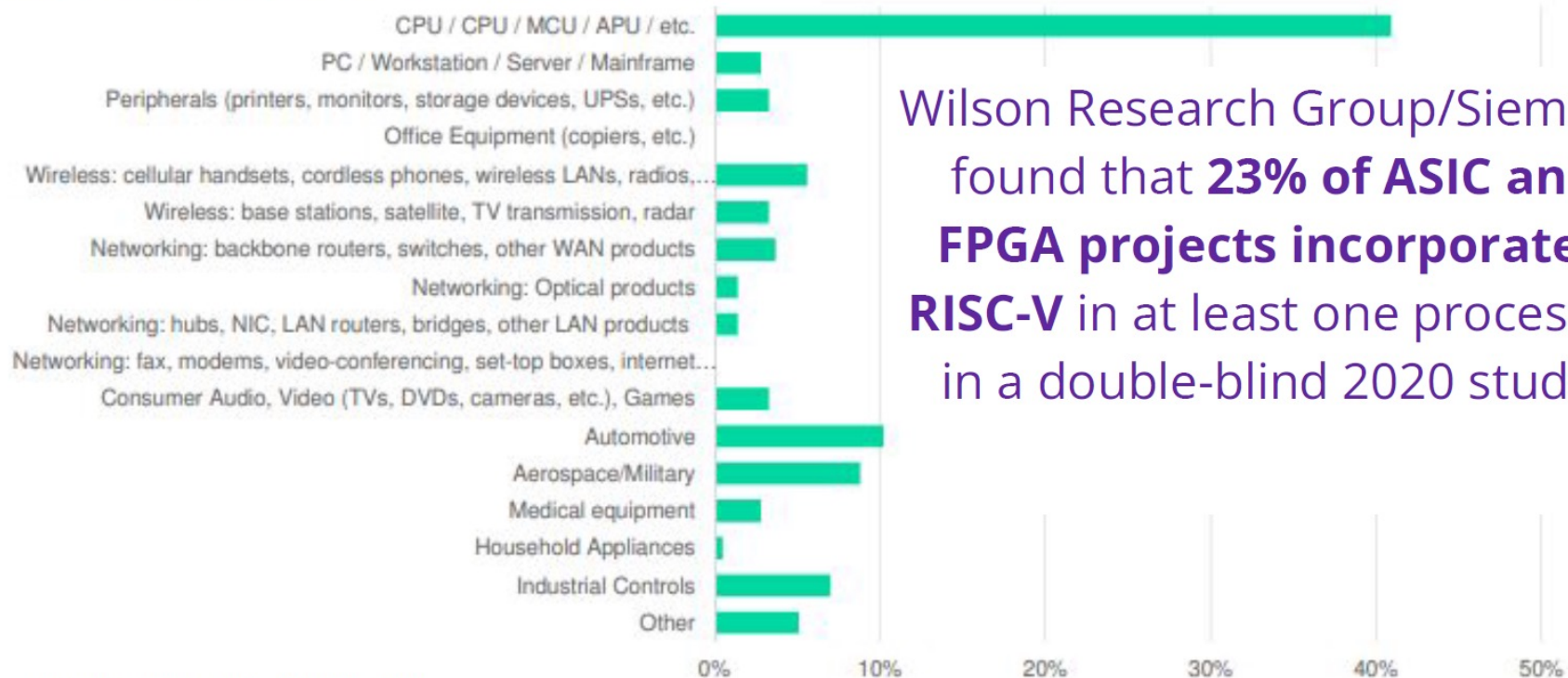


Source: Semico Research

RISC-V的发展 – cont.

- 近四分之一的芯片设计采用了 RISC-V 指令集

Projects Incorporating RISC-V by Market Segment

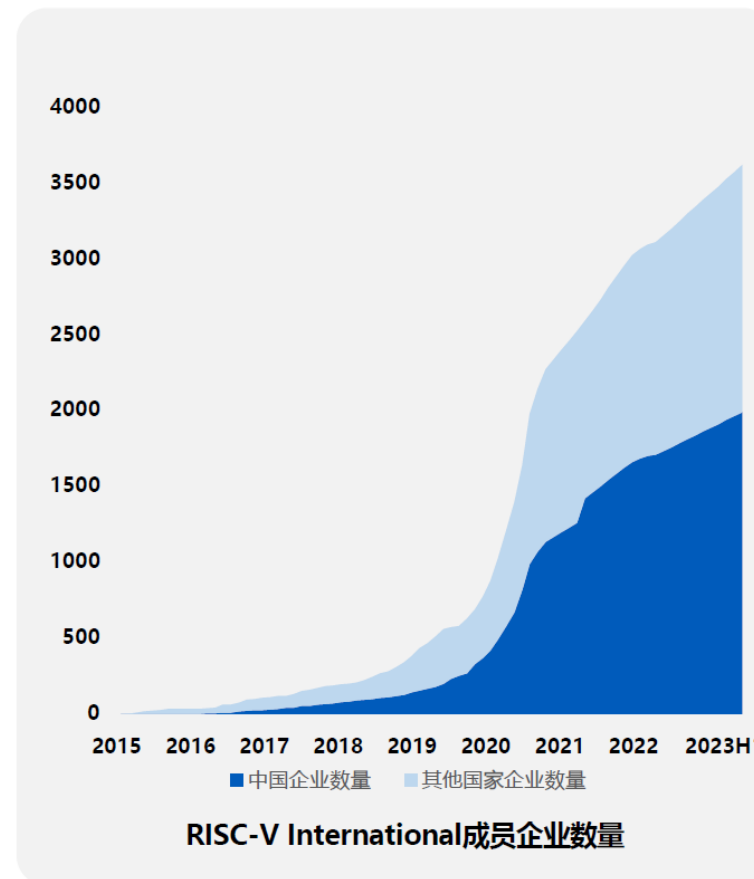
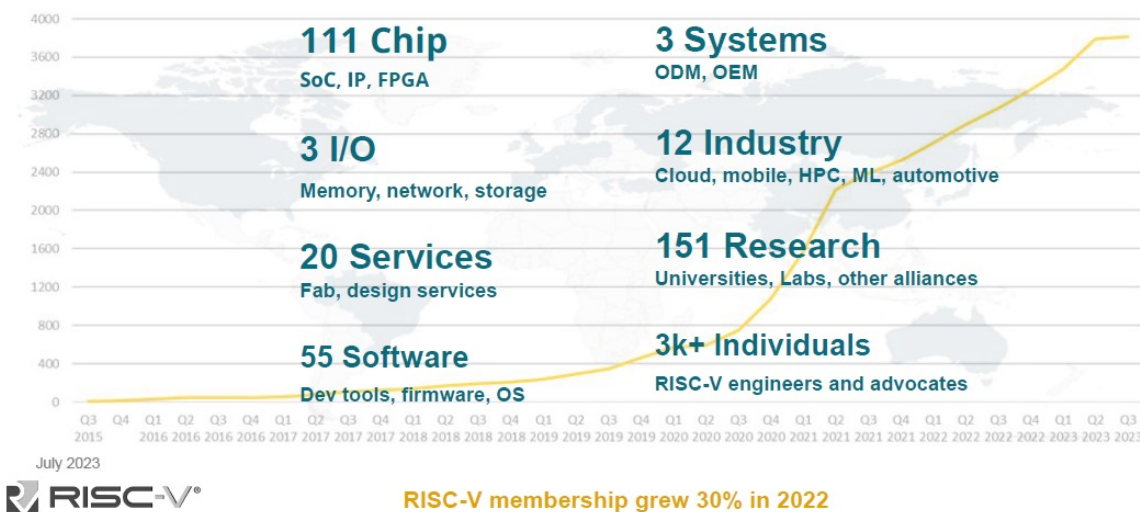


Wilson Research Group/Siemens found that **23% of ASIC and FPGA projects incorporated RISC-V** in at least one processor in a double-blind 2020 study.

Source: Tech Design Forum, November 2020

RISC-V的发展 - cont.

- 超过 3,950 名 RISC-V 成员 - 遍布 70+ 个国家
- 中国企业积极参与RISC-V, 布局产业上下游
- RISC-V 国际基金会:
 - 最高级别会员占比: 超过半数 (12/23)
 - 成员数量占比 ~50%



赛昉科技 RISC-V 布局



赛昉科技 - 专注高性能RISC-V软硬件解决方案

1 历史

✓ **2018年成立，独立运营的本土公司**

✓ **10+亿累计融资**

RISC-V领域融资国内第一，股东均为头部知名机构；

2 强大的团队

✓ **20+年**

核心团队均有知名芯片公司从业经验；

✓ **~300人**

拥有系统架构/芯片/软件端到端强大能力；

3

领先商业化的RISC-V产品

✓ **IP产品**

3款高性能RISC-V内核昉·天枢
1款一致性互联总线IP昉·星链

✓ **芯片产品**

全球首个量产RISC-V SoC芯片昉·惊鸿-7110；

✓ **硬件板卡**

软件资源最丰富的RISC-V单板计算机昉·星光

公司荣誉&知识产权

赛昉连续入选投中
信息2021、2022
**投中榜·锐公司100
榜单**

赛昉被中国科学院
信息化研究中心评
为**2021年度企业**

昉·星光单板计算机
被中国科学院信息
化研究中心评为
2021年度产品

赛昉被工信部赛
迪顾问评为
2020-2021和
2021-2022**IC独
角兽企业**

赛昉被AspenCore
评为**2022中国IC
设计成就奖之年度
技术突破IP公司**

赛昉获评**RISC-V
生态创新创业大赛
技术创新奖**

77 发明专利实质审查阶段

2 发明专利已授权

20 发明专利受理

5 PCT完成国际阶段

9 软件著作权

3 布图设计

14 国际商标

26 国内商标

注：包含赛昉旗下所有实体，截至2023.01.31

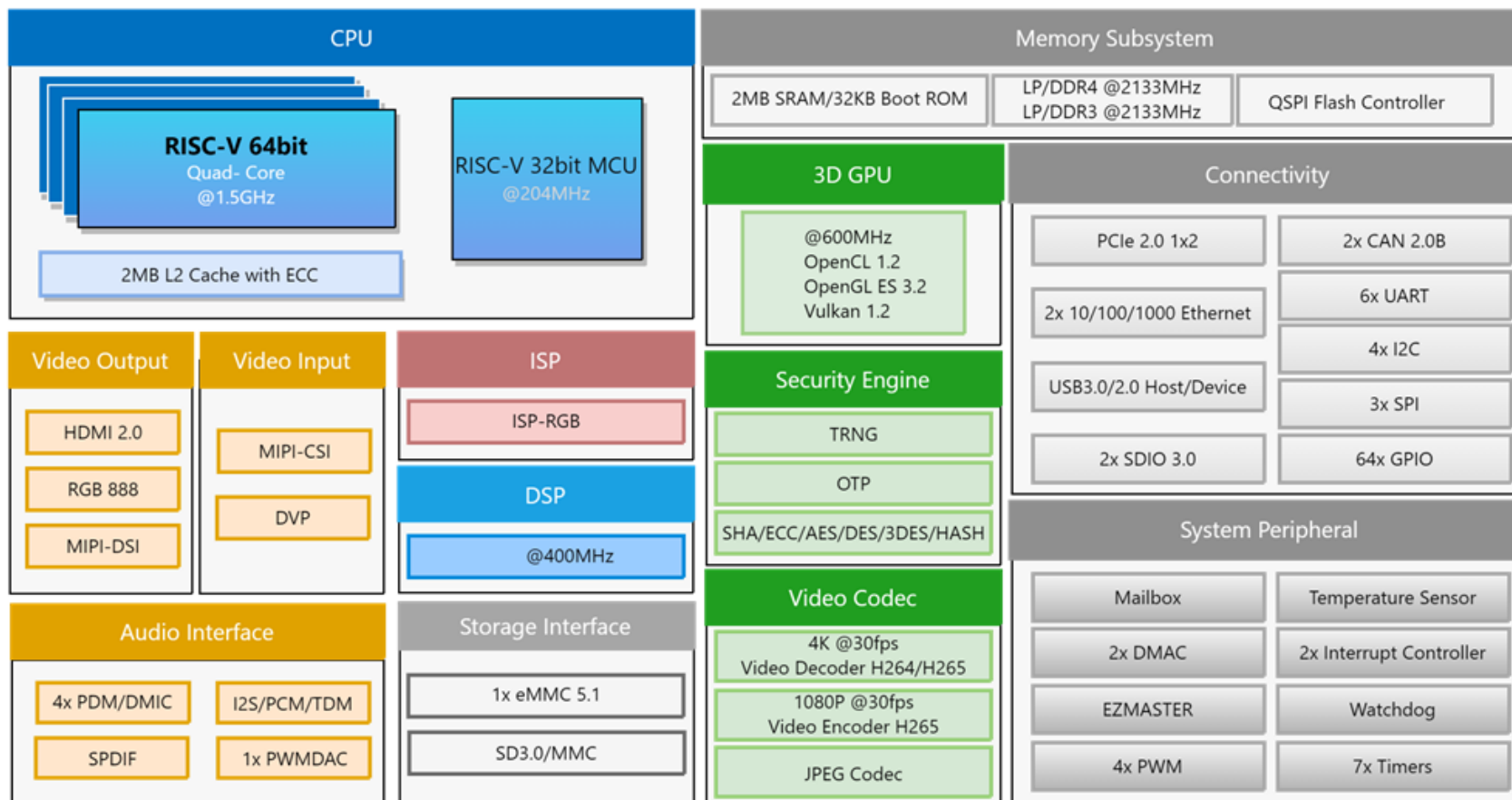
量产RISC-V芯片 - JH7110





全球首款量产的高性能 RISC-V 处理器

- 多核异构64位工业SoC
- 卓越的图形处理和边缘计算能力





昉·惊鸿7110 SOC芯片平台

昉·惊鸿-7110 (JH-7110亦名JH7110)是一款基于RISC-V的SoC芯片平台,采用成熟的28纳米工艺,支持Linux操作系统,具有高性能、低功耗、接口丰富、图像/视频处理能力强的特点。



性能方面

搭载64位高性能四核RISC-V CPU (单核性能相当于Arm Cortex-A55),工作频率最高可达1.5GHz。



功耗方面

划分为8个可独立开关的电源域,可通过软件调节CPU频率,支持按场景和需求设置工作状态。



接口方面

配有PCIe 2.0、eMMC 5.0、HDMI 2.0、MIPI、USB 2.0/3.0、10M/100M/1000M GMAC、SDIO 3.0等外设接口。

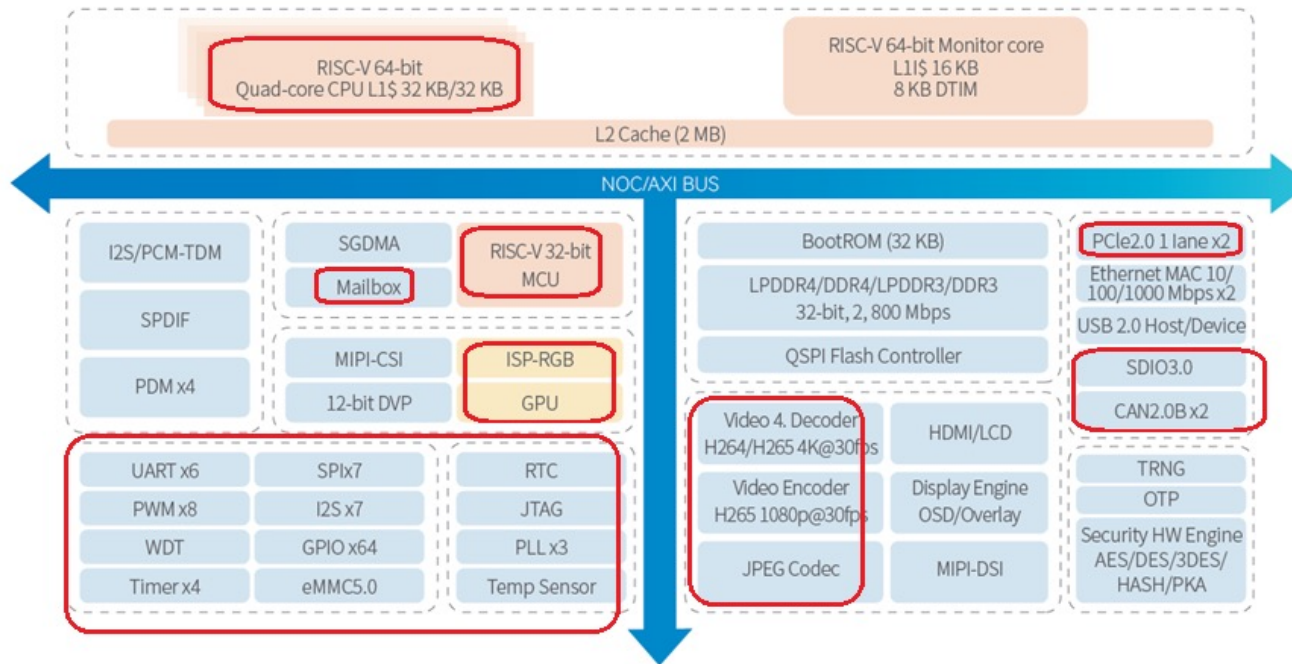


图像/视频处理方面

集成赛昉科技自研ISP,兼容主流摄像头传感器;内置图像/视频处理子系统,支持H.264/H.265/JPEG编解码;集成IMG BXE-4-32 GPU,支持OpenCL、OpenGL ES、Vulkan。



JH7110功能 – cont.



个人电子

- 单板计算机
- 家用NAS
- 软路由
- 笔记本电脑



智能家居

- 智能家电
- 视频监控
- 扫地机器人
- 安防报警
- 远程控制



行业智能

- 工业展示
- 工业控制
- 工业检测
- 智能网关
- 无人商店
- 机器人
- 智能楼宇
- 游戏设备



JH7110功能 – cont.

功能列表



CPU系统

- 四核64位高性能RISC-V CPU
 - 支持RV64GCB RISC-V ISA
 - 主频高达1.5GHz
- 32位RISC-V MCU
 - 频率: 204MHz
- 支持Linux操作系统、Debian桌面、OpenWRT及其它各主流发行版



内存与存储

- 总线RAM达256 KB
- 支持单通路x32的DDR控制器
 - 支持DDR4/3和2800 Mbps的LPDDR4/3
 - 支持2个x16或1个x32设备
 - 支持高达8 GB的DDR
- QSPI控制器支持外部闪存
 - 支持XIP模式和Page模式
 - 独立的1/2/4 数据宽度
 - 支持容量高达16 MB的SPI Nor Flash



GPU子系统

- 集成IMGBXE-4-32 GPU, 工作频率最高可达600MHz
 - 支持OpenCL 3.0
 - 支持OpenGL ES 3.2
 - 支持Vulkan 1.2



视频处理子系统

- 摄像头MIPI接口
 - MIPI CSI-2 RX DPHY
 - 最多支持6个1.5 Gbps通道
 - 支持1 × 4D1C MIPI传感器
 - 支持1 × 2D1C MIPI传感器
- 视频编码
 - H.265编码1080p@30fps
- 视频解码器
 - 支持1路4K@30fps或8路1080p@30fps解码
- ISP (图像信号处理)
 - 支持1个MIPI CSI通道和1个DVP输入通道
 - 支持最高达1080p@30fps CMOS RGB图像传感器
- JPEG
 - YUV420最高可达290兆像素/秒, YUV422最高可达210兆像素/秒, YUV444最高可达140兆像素/秒
 - 比特率480 Mbps (MJPG 8M@30fps 422 1:8)



安全子系统

- 加密引擎: AES; DES/3DES; HASH; PKA
- 符合TRNG标准



JH7110功能 – cont.



连接子系统

- 2个集成PHY的PCIe2.0控制器
 - X1 PCI Express核心
- 高速和全速USB 2.0 host/device模式
- 2个带RGMII以太网GMAC, 支持10/100/1000 Mbps的数据传输速率
- 2个SDIO 3.0/eMMC 5.0主机控制器
- 2个CAN2.0B, 数据速率高达5 Mbps



显示子系统

- 显示屏
 - 支持1路HDMI 2.0, 显示最高达4K@30fps
 - RGB656, RGB888 I/F, 显示最高达1080p@30fps
- MIPI显示接口
 - MIPI TX DSI控制器, 用于单屏显示输出



启动模式

- Boot Rom
- QSPI Nor Flash + SD卡/eMMC
- UART/USB/SD卡更新



音频接口

- 8通道TX和RX I2S/PCM TDM
- 提供4组I2S/PCM I/F, 支持DMA接口
- 提供2组SPDIF, 支持RX模式和TX模式
- 用于数字MIC应用的4通道PDM输入
- 具有PWM接口的DAC输出



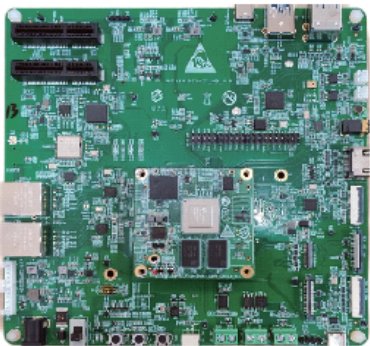
外设

- 6 x UART
- 7 x I2C
- 7 x SPI
- 2 x SDIO
- 1 x DPI (并行RGB显示)
- 1 x PCM/I2S
- 7 x 32位计时器
- 1 x 温度传感器
- 2 x INTC
- 8 x PWM 输出
- 1 x 32位WDT复位输出
- 64 x GPIO
- 1 x DVP传感器输入接口
- 3 x GPCLK输出



JH7110 开发套件

Devkits 开发套件



昉·惊鸿-7110芯片平台还提供了DevKits开发套件，以及该芯片平台和开发套件的原理图及PCB参考设计源文件，作为完善的设计参考。客户可基于这些原始材料进行简单的增删操作，即可完成自己的设计。同时，作为测试平台，昉·惊鸿-7110 DevKits开发套件可用于测试昉·惊鸿-7110的功能、性能参数，为测试数据的准确性和全面性提供了重要保障。

昉·惊鸿-7110 DevKits开发套件包括以下组件。

- DevitKit主板
- 电源适配器 (12 V/3 A)
- LCD屏
- WIFI/蓝牙天线
- 原理图及PCB参考设计源文件
- RGB转VGA/LVDS/RGB (可选)
- 电池充电模型号 (可选)



JH7110 - 业界首款通过RISC-V基金会认证的芯片

Thomas Xu
CEO
StarFive Technology
Shanghai, China

Dear Thomas,

I wanted to express our congratulations to StarFive for achieving a major milestone for RISC-V.



Architecture compatibility is an essential element for RISC-V implementation. Your implementation of StarFive SoC JH7110 represents compatible test results received by RISC-V International, under our RISC-V Compatibility Program. We appreciate your partnership and support of this program.

Please feel free to leverage the RISC-V Compatible™ mark in recognition of passing the architecture compatibility test.

We recognize the increasing value this will bring to the ecosystem and the many stakeholders investing in RISC-V.

Wishing you continued success moving forward.

Sincerely,

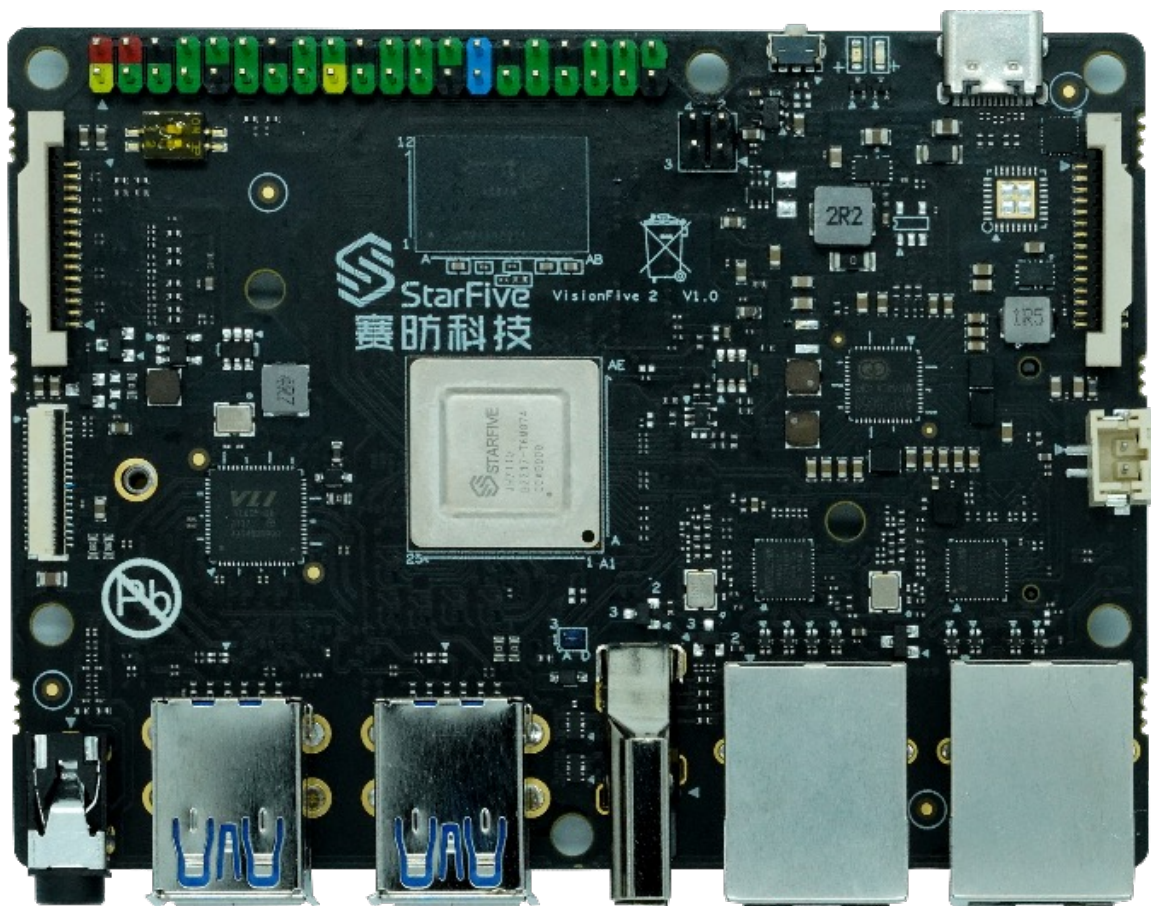
Calista Redmond
CEO
RISC-V International

JH7110: 成为全球首款通过RISC-V国际基金会 ACT
(Architecture Compatibility Testing) 认证的SoC 芯片
– 08/2023

RISC-V 硬件 和 软件生态



硬件生态- 昉·星光2单板计算机



全球首款**高性能、低成本**的RISC-V**开源**开发板

基于JH7110 SoC, 搭载多种操作系统

- Debian (赛昉科技适配)
- OpenWRT
- Ubuntu
- OpenKlyin (开源麒麟)
- OpenWRT
- ...

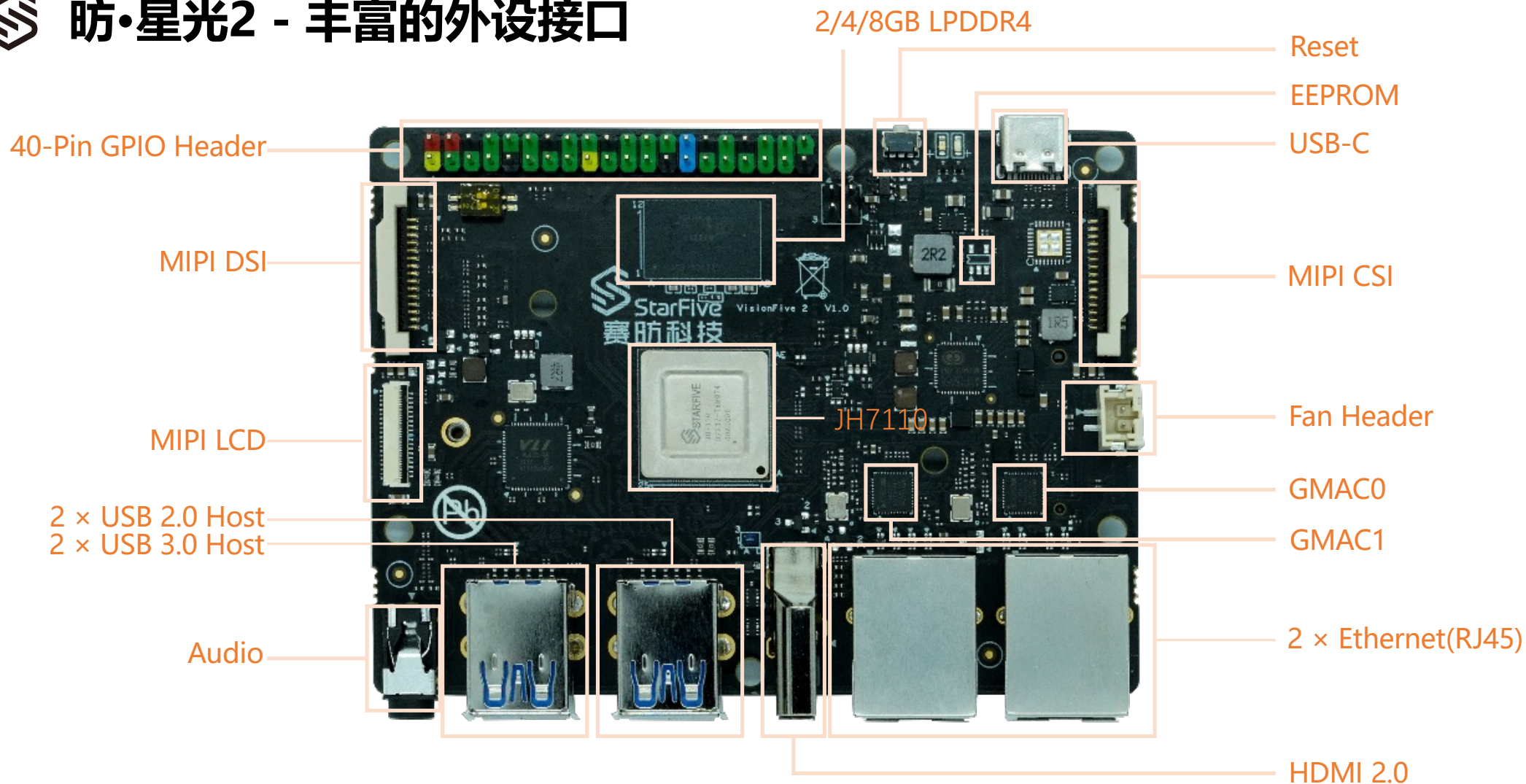
发展RISC-V高端应用生态

2GB
LPDDR4

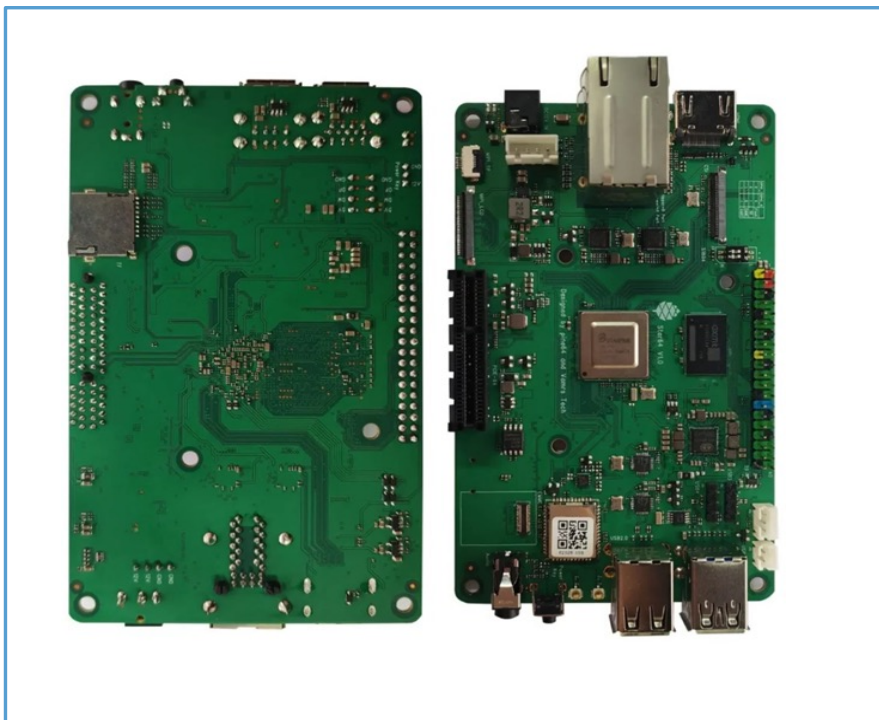
4GB
LPDDR4

8GB
LPDDR4

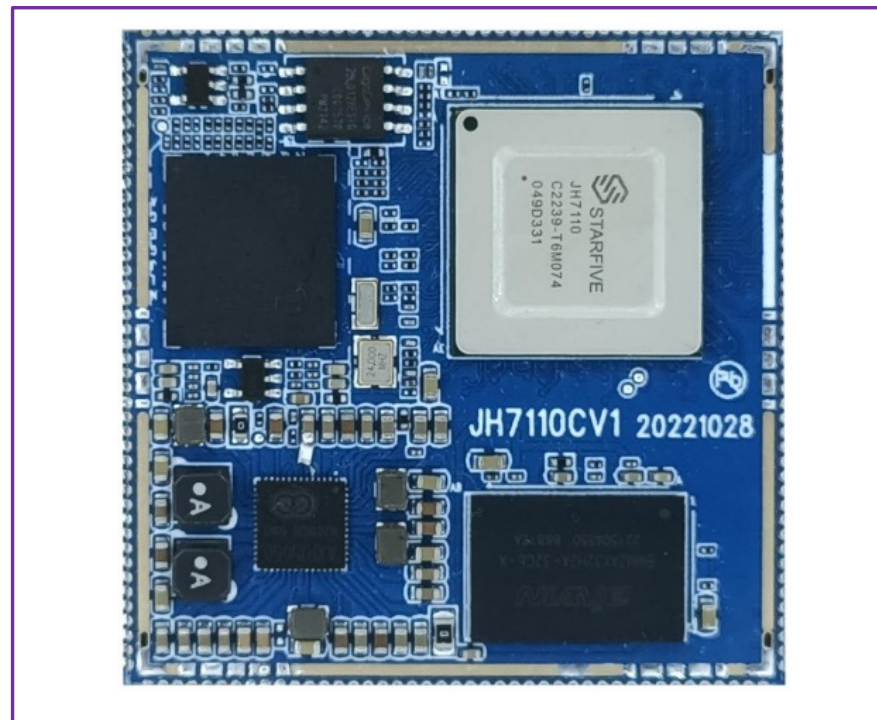
StarFive 赛昉科技 昉·星光2 - 丰富的外设接口



基于JH-7110的其它开源硬件产品



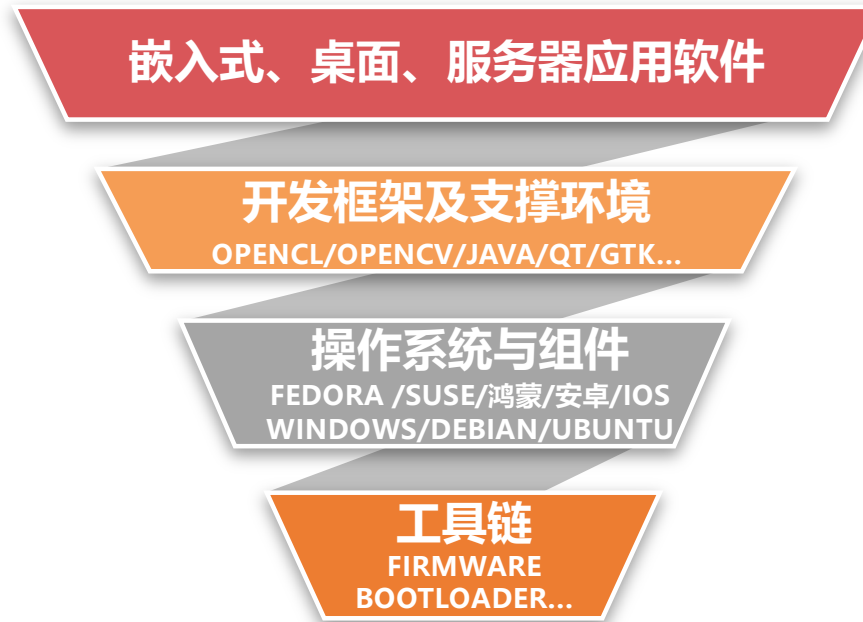
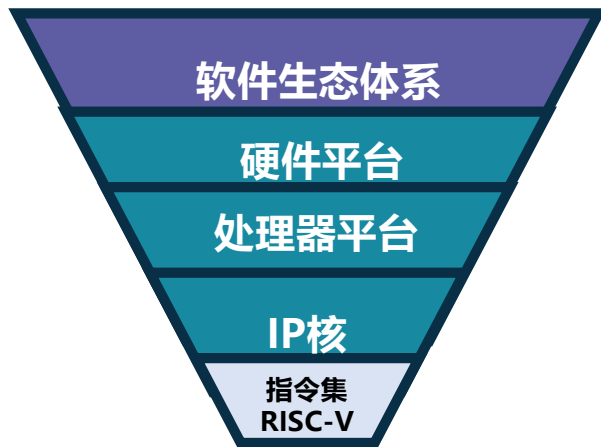
赋能开源硬件，助力全球知名开源硬件厂商Pine64推出
基于JH7110的RISC-V单板计算机——Star64



由九鼎创展科技有限公司研发，生产并销售
X7110是基于赛昉科技 JH7110 SoC 的一款核心板



软件生态





昉·星光2 开源软件

为JH7110在工业控制/工业自动化的应用，提供昉·星光2配套的系列基础软件和框架：

1	基于Linux 的实时操作系统	RT-Linux
2	RTOS	RT-Thread
3	自动化控制 - PLC	OpenPLC: ① 支持IEC 61131-3五种编程语言; ② PLC编程IDE以及跨平台的PLC运行时 ③ 支持Modbus TCP/RTU、DNP3等通讯协议
4	运动控制	IGH EtherCAT – 主站
5	计算机视觉和机器学习	完整的OpenCV库 (GPU 加速) 应用示例：图像处理、图像分析、目标检测、人脸识别
6	嵌入式图形界面框架	QT5.15.2
7	Gpio 控制	完整的Python 库 (和树莓派兼容)
8	视觉 / Camera	Libcamera (兼容树莓派Camera)
9	网络/NAS/路由	OpenWRT
10	AMP (非对称)场景应用	核间通信: mailbox (硬件) OpenAMP协议 异构: App core (Linux) + MCU (baremetal/RTOS) 同构: Linux core + RTOS core DSP 编程: NDSP, CMSIS, NN...



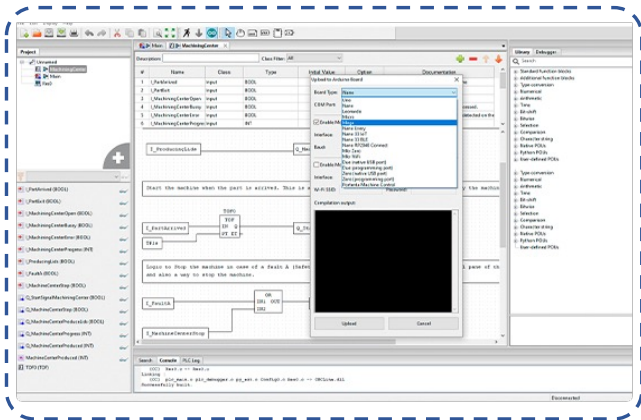
应用案例 - PLC

OpenPLC

- 支持IEC 61131-3标准中定义的五种编程语言(梯形图、功能块图、结构化文本、指令表、顺序功能图);
- 提供功能齐全的PLC编程IDE以及跨平台的PLC运行时, 结合第三方HMI与SCADA组件可构建完整的控制系统;
- 支持Modbus TCP/RTU、DNP3等通讯协议, 支持通过Modbus TCP/RTU实现从设备控制;
- 结合RT-linux、内核隔离、进程绑定等方法, 极大的提高OpenPLC运行时在VisionFive2平台上的实时性;

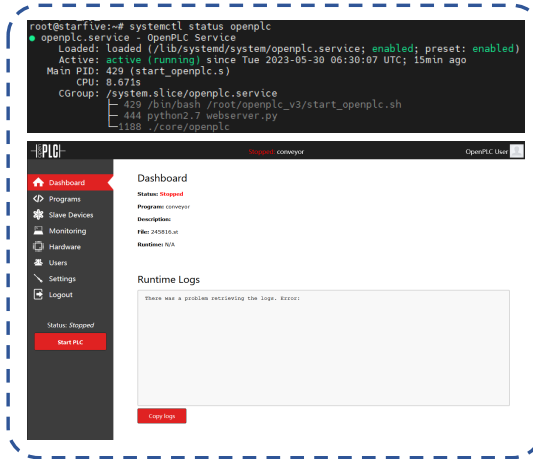
PLC IDE:

基于Beremiz项目的全功能PLC IDE, 可基于IEC 61131-3规范中的五种编程语言进行编程与调试。



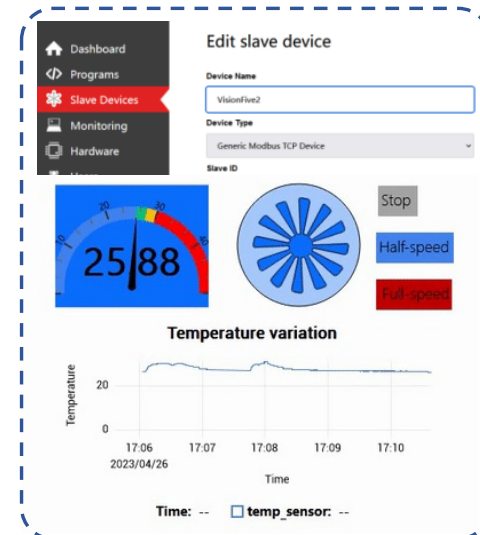
运行时:

用于执行IDE生成的PLC程序, 并内置一个webserver, 提供了对PLC运行时的可视化管理、监控功能。



通讯协议与SCADA组件:

支持多种通信协议, 可通过Modbus TCP/RTU实现从设备控制, 并可结合FUXA, Scada-LTS等开源SCADA组件组成可视化的控制系统。





应用案例 - GPIO

VisionFive.gpio Python 库:

- 为昉·星光2 (VisionFive2) SBC (基于JH7110) 开发
- GPIO Python 包 – 提供 Python API: 控制/操作 VisionFive2 的 GPIO 引脚
- 树莓派 RPi.GPIO 接口高度兼容 – 已发布
- 树莓派 GPIO Zero接口高度兼容 – 即将发布

功能	API	功能	API
查询	帮助功能: <code>help([API_name])</code>	PWM	创建Soft PWM对象: <code>[object] = GPIO.PWM([pin_num], [Freq])</code>
	gpio功能查询: <code>gpio_function(null/[pin_num])</code>		开启PWM功能: <code>[object].start([dutyratio])</code>
I/O设置	设置GPIO方向: <code>setup([pin_num], [mode], null/[PUD], null/[initial_val])</code>		修改占空比: <code>[object].ChangeDutyRatio([dutyratio])</code>
	清除GPIO配置: <code>cleanup(null/[pin_num])</code>		修改频率: <code>[object].ChangeFreq([Freq])</code>
	读取输入电平: <code>input([pin_num])</code>		关闭PWM功能 <code>[object].stop()</code>
	设置输出电平: <code>output([pin_num], [value])</code>	获取I2C句柄: <code>open([i2c_device], [i2c_address])</code>	
边沿检测	添加边沿检测: <code>add_event_detect([pin_num], [Edge_type], null/[callback], null/[bouncetime])</code>	I2C 设置	释放I2C句柄: <code>close()</code>
	移除边沿检测: <code>remove_event_detect([pin_num])</code>		发送I2C数据: <code>write([data])</code>
	查询边沿事件发生状态: <code>event_detected([pin_num])</code>		读取I2C数据: <code>read([bytes])</code>
	添加回调函数: <code>add_event_callback([callback])</code>	SPI 设置	获取SPI句柄: <code>getdev([chardev])</code>
	检测一定时间内边沿事件是否发生: <code>wait_for_edge([pin_num], [Edge_type], null/[bouncetime], null/[timeout])</code>		释放SPI句柄: <code>freedev()</code>
		设置SPI模式: <code>setmode([max_speed], [mode], [bits_per_word])</code>	
		SPI收/发数据: <code>transfer([reg], [data])</code>	

官方应用

Python应用指南

1. [使用昉·星光 2的IIC读取SHTC3数据](#)
2. [使用昉·星光 2的UART读取GPS数据](#)
3. [使用昉·星光 2的GPIO制造蜂鸣声](#)
4. [使用昉·星光 2的GPIO点亮LED](#)
5. [使用昉·星光 2点亮LED矩阵](#)
6. [使用昉·星光 2使LED以PWM频率闪烁](#)
7. [使用昉·星光 2的SPI点亮LCD屏幕](#)
8. [在昉·星光 2上进行基础按键检测](#)
9. [在昉·星光 2上实现按键触发LED点阵显示](#)
10. [在昉·星光 2上进行指定时间内的按键检测](#)
11. [在昉·星光 2上验证GPIO PUD功能](#)

应用案例 - 计算机视觉和机器学习

1. 全套的OpenCV (GPU 加速) :

- Support GPU acceleration with OpenCL.

2. DNN 模型:

- Darknet models, such as YOLO-V3.
- Caffe models, such as MobileNet-SSD.
- ONNX format models (ONNX <- YOLO-V5 PyTorch)

3. 视频/图 输入:

- Support CSI camera with StarFive ISP, such as Pi Camera Module 2.
- Support USB camera as video input at the same time.
- Support QT5 as GUI backend, and show the detection result in HDMI screen

Models	Rpi4b @CPU	JH7110 (GPU加速)	Rpi3b @CPU	JH7110 @CPU
yolov3-tiny	500ms	890ms	1700ms	2755ms
mobilenet-ssd	230ms	370ms	730ms	830ms
yolov5n	650ms	1251ms	2380ms	2235ms

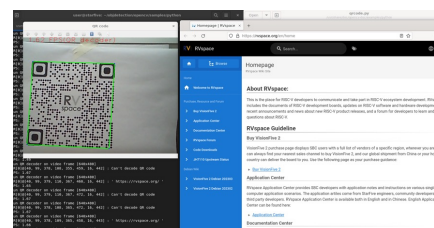
应用示例



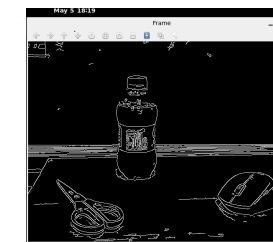
缺陷检测



物体识别



二维码扫描



边缘检测



应用案例 - 实时控制 / 运动控制

实时控制: RT-Linux

Latency & Jitter								
	With RT-Linux 补丁				Regular Linux			
Stress	Avg(μ s)	Stdev(μ s)	Min(μ s)	Max(μ s)	Avg(μ s)	Stdev(μ s)	Min(μ s)	Max(μ s)
idel	9	2	7	40	8	4	6	66
cpu	9	4	7	36	10	6	6	88
os	10	8	7	46	16	16	6	9162
mem	12	6	7	130	12	14	6	14125
storage	10	7	7	49	16	14	7	3025

运动控制: IgH-EtherCAT

	Min(ns)	Max(ns)	Average(ns)	standard deviation(ns)
Difference	1000	42750	11022	6039



JH7110 全套代码 - 即将完成并入主线

Linux Kernel

Component	Sub-Modules	Status	Mainline version
Minimal System	Clock/Reset/DTS	Accepted	6.4
	Pinctrl	Accepted	6.3
Peripheral	Watchdog	Accepted	6.4
	Timer	Under review	
	STG,ISP,VOUT CRG	Accepted	6.6
	PLL	Accepted	6.6
	Temperature Sensor	Accepted	6.4
	DMA	Accepted	6.4
	PWM	Under review	
Connectivity	GMAC	Accepted	6.4
	SDIO/EMMC	Accepted	6.3
	I2C	Accepted	6.4
	SPI	Accepted	6.6
	QSPI	Accepted	6.6
	USB	Accepted	6.5
	PCIe	Under review	
Power Management	PMU	Accepted	6.3
	Hibernation	Accepted	6.4
	PMIC	Accepted	6.5
	CPU Freq	Accepted	6.5
Security	Crypto	Accepted	6.5
	TRNG	Accepted	6.3
Audio	PWM DAC	Accepted	6.7
	I2S	Accepted	6.6
	TDM	Accepted	6.5
Display	MIPI DSI	WIP	
	MIPI DSI PHY	WIP	
	HDMI/ DC8200	Under review	
VIN	MIPI CSI	Accepted	6.5
	ISP	Under review	
	MIPI CSI PHY	Accepted	6.6

U-Boot

Component	Sub-Modules	Status	mainline version
Minimal System	clock/reset/dts/defconfig/cache/ddr/	Accepted	2023.04-rc5
Connectivity	GMAC	Accepted	2023.10-rc1
	PCIe	Accepted	2023.10-rc2
	USB	Accepted	2023.10-rc3

Open-SBI

Component	Sub-Modules	Status	mainline version
Platform	generic/starfive/boot HART selection	Accepted	1.3
	gpio and reset	Accepted	1.3
	pmic shutdown/reboot	Accepted	1.3

Check latest status:

https://wiki.rvspace.org/en/project/JH7110_Upstream_Plan

广泛而结盟的合作伙伴



活跃度最高的RISC-V体验中心

资源最丰富的RISC-V社区

开发者交流

- RVspace社区月浏览量破**18万**
- 活跃用户突破**1300人**
- 每年激励活跃用户奖**8-10人**

开发者资源

- 中英文应用文章**200+篇**
- 中英文技术文档**100+篇**
- 累计浏览量**10,000+次**

开源代码仓

- GitHub开源软件SDK以及全套技术文档
- 硬件参考设计图和设计源文件
- 软件底层工具链及操作系统包等资源

开发者支持

- 资助**20余个**国家的**30余个**开源项目
- 孵化**20余个**社区应用方向
- 为**100+**开发者提供专项技术支持服务

应用中心

本页罗列了使用赛昉科技昉·星光2开发板VisionFive 2进行具体应用的技术文档和各类教程指导文章。

产品演示

1. [产品演示 - 在昉·星光 2上使用Firefox浏览网页](#)
2. [产品演示 - 在昉·星光 2上使用GLmark测试产品性能](#)
3. [产品演示 - 在昉·星光 2上使用Libreoffice 7.3](#)

生态应用

操作系统

1. [在 VisionFive 2上安装Debian](#) - [下载镜像](#)
2. [在 VisionFive 2上安装AltLinux](#)
3. [在 VisionFive 2上安装Archpower](#)

Python应用指南

开发课程

1. [使用](#)
 2. [使用](#)
 3. [使用](#)
1. [星光2之USB无线网卡使用教程](#)
 2. [如何使用PWM控制风扇转速](#)
 3. [昉·星光系列课程4: 昉·星光开发板超声波测距](#)
 4. [昉·星光系列课程5: 昉·星光开发板光敏传感器使用](#)

应用文章

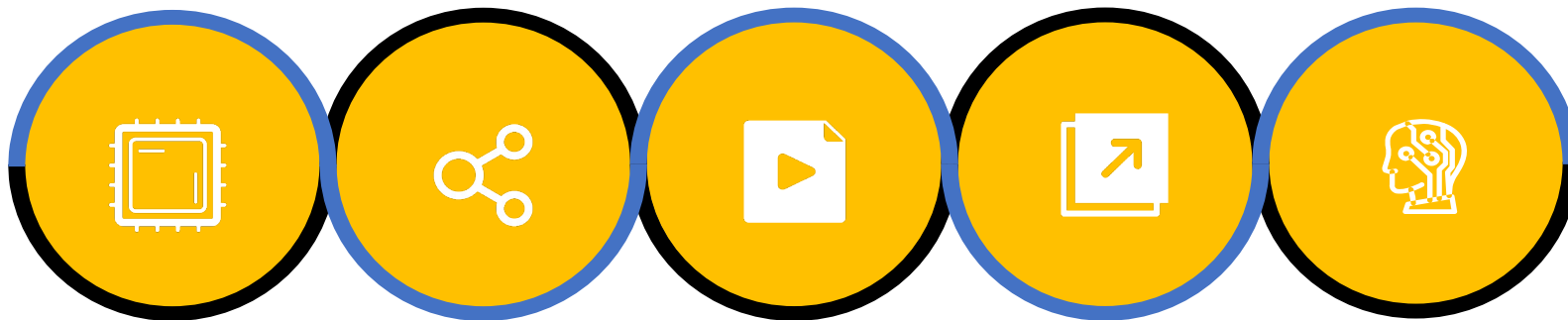
1. [【VisionFive 2: 集成3D GPU RISC-V单板计算机】烧录系统体验桌面系统](#)
2. [【VisionFive 2: 集成3D GPU RISC-V单板计算机】共享上网](#)
3. [【VisionFive 2: 集成3D GPU RISC-V单板计算机】解决update出错的问题](#)
4. [【VisionFive 2: 集成3D GPU RISC-V单板计算机】打造NES游戏机--USB手柄按键采集](#)
5. [【VisionFive 2: 集成3D GPU RISC-V单板计算机】打造NES游戏机--基于fb显示](#)
6. [在昉·星光 2 \(VisionFive 2\) 开发板上基于Opencv进行人脸识别](#)

即将发布的RISC-V SoC处理器： JH8100

JH8100 高性能芯片

算力更强的 64位工业应用芯片，卓越的图形处理和边缘计算能力：

- 赛昉科技自主研发的 CPU 和 总线
- 大小核架构 (4 +2)，大核CPU 相当于 Arm A-76，主频高达2.0+GHz
- 支持RISC-V 虚拟化 (Hypervisor)
- 2TOPS 算力的 AI 加速器 - NPU
- DSP 硬件加速- HIFI4
- 更加丰富的工业应用接口，支持 PCIe3.0x8
- 支持国产加密算法标准：SM2/SM3/SM4
- 支持 Security Boot, Trust Zone
- 样品：2024 年 Q2



天枢CPU IP

赛昉科技自主研发
高性能RISC-V 大
小核CPU IP

先进制程

12nm制程，
低功耗高性能
保障

更强大的多媒体能力

4K@60fps
H264/H265/VP9/AV

丰富灵活的可扩展性

USB3.0/2.0 x4
USB3.2Gen2 Type-C
PCIe3.0 x8

人工智能

2TOPS AI算力
支持
TensorFlow等
主流架构

StarFive Technology Corp

StarFive
赛昉科技

StarFive JH8100 芯片框图

Processor:

- Big/LITTLE: Dubhe-90(Big core)+ Dubhe-80(Small Core)
- Up to 2.0GHz

Memory and Storage:

- LPDDR4x/LPDDR4/DDR4 3600Mbps
- Support SODIMM/UDIMM/RDIMM
- QSPI NOR/NAND flash interface
- SD3.0/eMMC5.1

3D GPU:

- OpenCL 1.1/1.2/2.0
- OpenGL ES 3.0/3.1/3.2
- **OpenGL 3.3**
- Vulkan 1.0

AI Engine:

- NPU 2TOPS

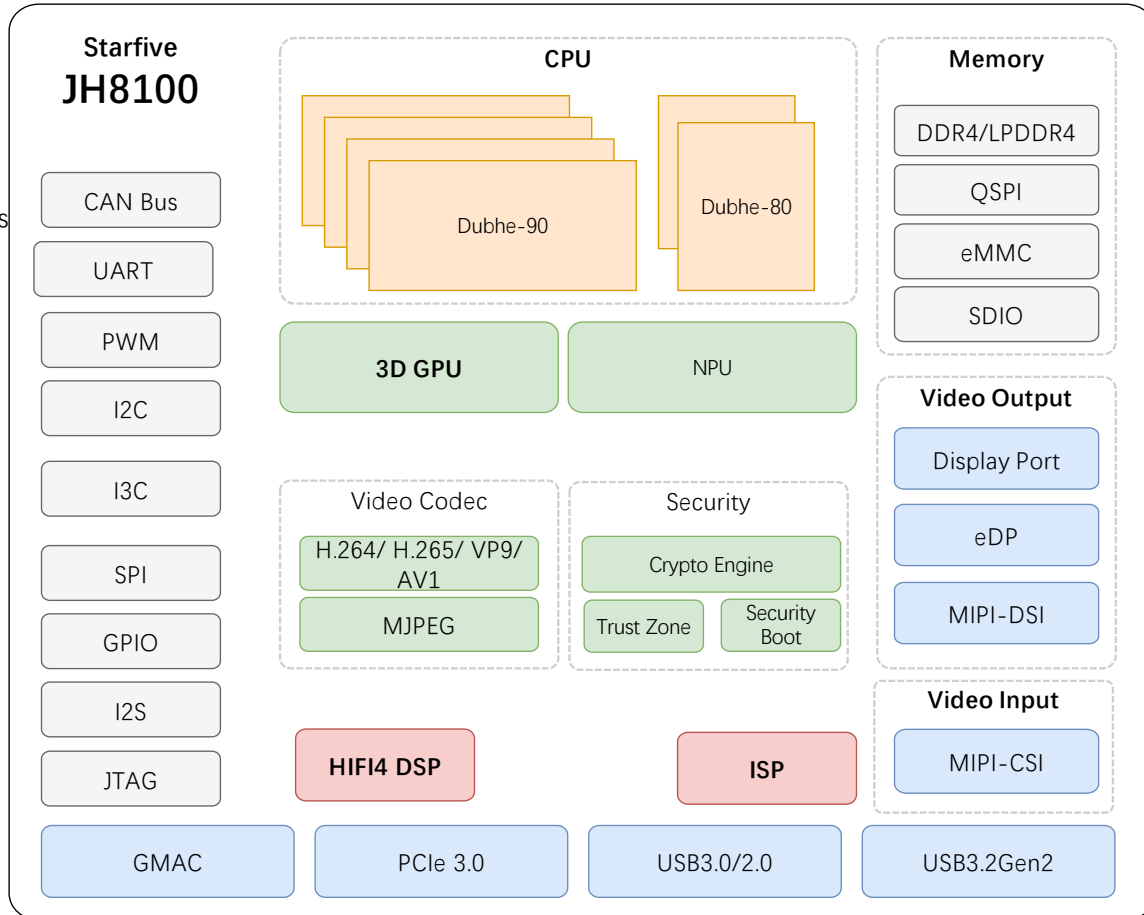
HIFI4 DSP@400MHz

Video Codec:

- Decoder(H264/AVC/VP9/AV1) 4K@60fps
- Encoder(H264/AVC) 1080p@30fps
- JPEG up to 8M@30fps

Network

- 10/100/1000M Ethernet



Video Interface:

- DP1.4/Type-C display up to 4K@60fps
- eDP 1.3 up to 4K@60fps

Connectivity:

- PCIe3.0 x8 lane
- USB3.0 Host mode
- USB2.0/3.0 combo Dual mode

Audio Interface:

- 4 channel digital MIC of PDM
- I2S/PCM
- HDA (High Definition Audio)

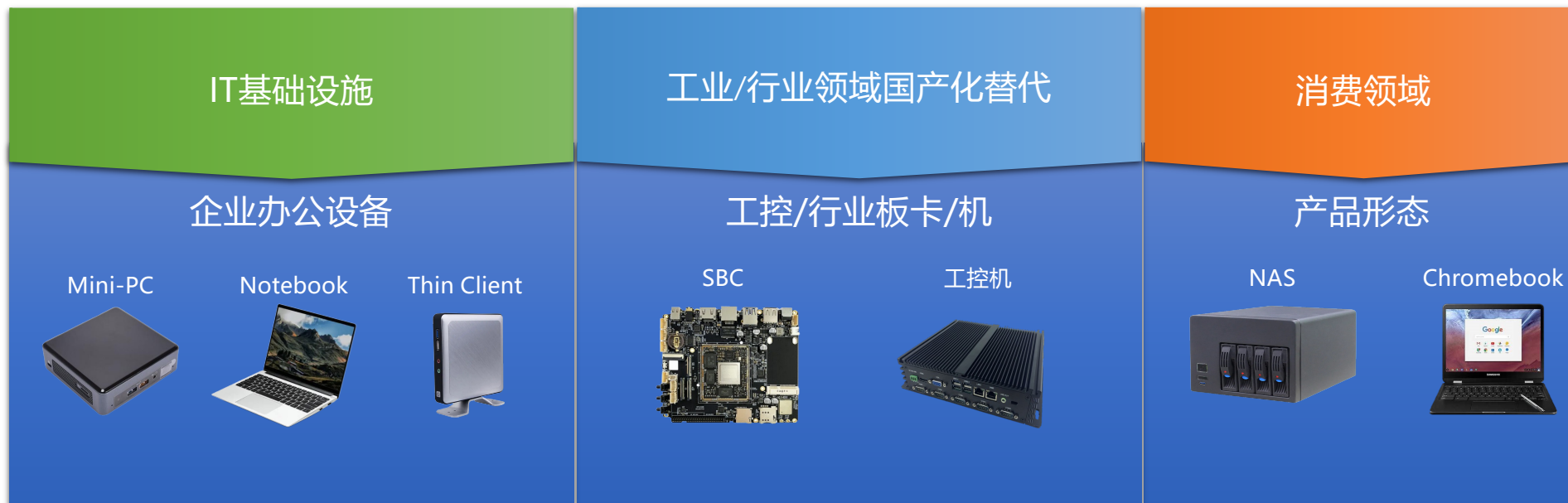
Security:

- AES/DES/HASH(SHA/HMAC)/PKA
- SM2/3/4
- Trust Zone & Security Boot

Peripherals and GPIO:

- UART/I2C/I3C/SPI
- CAN BUS
- PCM/I2S/ PWM channels

JH8100主要市场与主要产品形态



官方网站: starfivetechnology.com

代码仓库: github.com/starfive-tech

Twitter: twitter.com/StarFiveTech



微信公众号



RVspace社区

联系我们

销售: sales@starfivetechnology.com

商务: marketing@starfivetechnology.com

招聘: recruitment@starfivetechnology.com

技术支持: support@starfivetechnology.com

**THANK
YOU**



Siemens



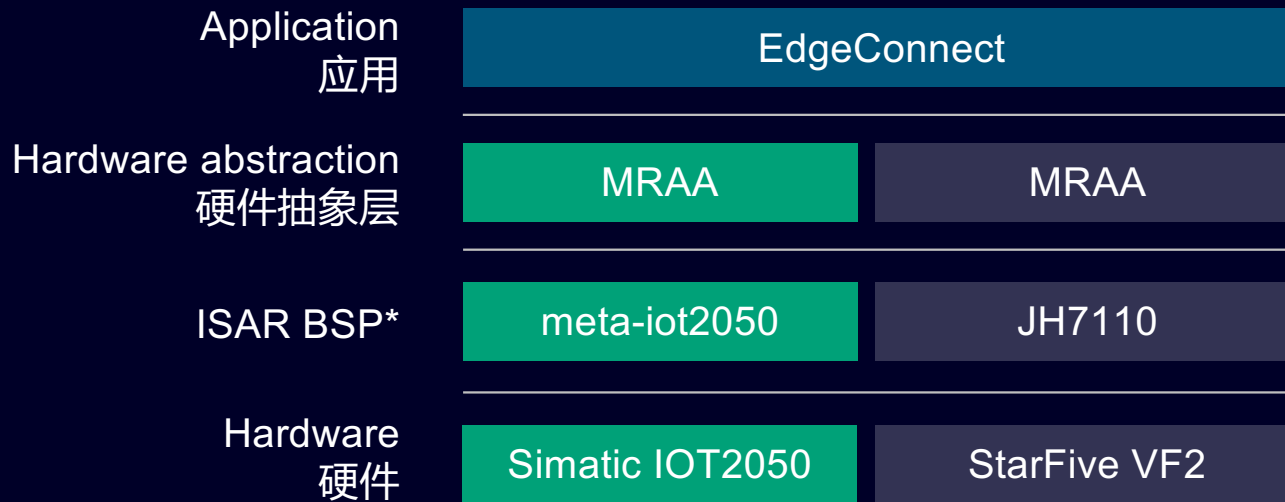
OSS 和 RISC-V

Open Source @ 西门子

SIEMENS

Case Study: EdgeConnect on RISC-V

案例分析: EdgeConnect 在 RISC-V 中的运行



About EdgeConnect 关于EdgeConnect

- collect data from field buses
从现场总线中搜集数据
- forward data to backend
向后端传输数据
- ~1k instances running on SIMATIC IOT205
约1000个在SIMATIC IOT2050上的运行实例

Why use hardware abstractions?

为什么使用硬件抽象层?


- keep applications portable
保持应用程序的可移植性
- crucial component when doing I/O
运行 I/O 时的关键组件
- don't make application code ISA specific
不要使用特定于ISA的应用代码

*BSP = Board Support Package

Application ARM stack RISC-V stack

What did it take to adopt the stack to the StarFive's JH7110? 为使用赛昉科技的JH7110，做出了哪些适应性改变？


Device-tree improvement in Linux Kernel

 **Felix Moessbauer** June 27, 2023 at 16:07
[PATCH 1/1] riscv: dts: Enable device-tree overlay support for starfive devices [Details](#)
To: Emil Renner Berthing, Cc: Conor Dooley, Rob Herring & 5 more

Add the '-@' DTC option for the starfive devices. This option populates the '__symbols__' node that contains all the necessary symbols for supporting device-tree overlays (for instance from the firmware or the bootloader) on these devices.

<https://www.spinics.net/lists/devicetree/msg613974.html>

Add RISC-V to Eclipse MRAA

 bovi commented on Sep 29, 2022 · edited ▾

Add RISC-V architecture and StarFive JH71x0-based boards VisionFive and VisionFive 2.

Signed-off-by: Daniel Bovensiepen
Signed-off-by: Zhu Jia Xing

[FIX #1097](#)

<https://github.com/eclipse/mraa/pull/1098>

Add VisionFive BSP to ISAR

 **Felix Moessbauer** 2023/1/29
[PATCH 0/7] Add BSP for StarFiveTech VisionFive2 Risc-V board [Hide](#)
To: isar-users@googlegroups.com,
Cc: Daniel Bovensiepen,
Kiszka, Jan (CT RDA IOT SES-DE),
florian.bezdeka@siemens.com, Felix Moessbauer

This series adds a new machine "starfive-visionfive2" which is a Risc-V board based on the JH7110 SoC. The BSP is modeled based on the buildroot SDK [1], but without any proprietary imaging components.

<https://groups.google.com/g/isar-users/c/LPL-ffHKmbU/m/o6lqWhCxFwAJ>

Upstream first... 上游优先.....

- ❖ OSS is increasing software quality
OSS 提升软件质量
- ❖ multi-decade software support relies on OSS
长期的软件支持需要OSS
- ❖ upstream contribution takes more effort short-term but saves effort in the long-run
上游贡献在短期内需要更多的努力，但是在长期内可以节省精力。
- ❖ StarFive is doing an excellent job in upstreaming
赛昉科技在上游贡献中取得了很好成绩

JH7110 Upstream Status

[Upstreaming Integration Tree](#)

https://github.com/starfive-tech/linux/tree/JH7110_VisionFive2_upstream

Kernel

Component		Patch Submitted Date	Status	Link	In mainline since version x
Minimal System	Clock/Reset/DTS	4/1/23	Accepted	v7 - https://patchwork.kernel.org/project/linux-riscv/cover/20230401111934.130844-1-hal.feng@starfivetech.com/	6.4
	Pinctrl	2/9/23	Accepted	v5 - https://patchwork.kernel.org/project/linux-riscv/cover/20230209143702.44408-1-hal.feng@starfivetech.com/	6.3
Peripheral	Watchdog	3/14/23	Accepted	v5 - https://patchwork.kernel.org/project/linux-riscv/cover/20230314132437.121534-1-xingyu.wu@starfivetech.com/	6.4
	Timer	8/14/23	Under review	v4 - https://patchwork.kernel.org/project/linux-riscv/cover/20230814101603.166951-1-xingyu.wu@starfivetech.com/	
	STG,ISPVOUT CRG	7/13/23	Accepted	v8 - https://patchwork.kernel.org/project/linux-riscv/cover/20230713113902.56519-1-xingyu.wu@starfivetech.com/	6.6
	PLL	7/17/23	Accepted	v7 - https://patchwork.kernel.org/project/linux-riscv/cover/20230717023040.78860-1-xingyu.wu@starfivetech.com/	6.6
	Temperature Sensor	3/21/23	Accepted	v6 - https://patchwork.kernel.org/project/linux-riscv/cover/20230321022644.107027-1-hal.feng@starfivetech.com/	6.4
	DMA	3/22/23	Accepted	v6 - https://patchwork.kernel.org/project/linux-dmaengine/cover/20230322094820.24738-1-walker.chen@starfivetech.com/	6.4
	PWM	6/1/23	Under review	v4 - https://patchwork.kernel.org/project/linux-riscv/cover/20230601085154.36938-1-william.giu@starfivetech.com/	
Connectivity	GMAC	4/17/23	Accepted	v12 - https://patchwork.kernel.org/project/linux-riscv/cover/20230417100251.11871-1-samin.guo@starfivetech.com/	6.4
	SDIO/EMMC	2/3/23	Accepted	v3 - https://patchwork.kernel.org/project/linux-riscv/cover/20230203081913.81968-1-william.giu@starfivetech.com/	6.3
	I2C	2/21/23	Accepted	v7 - https://patchwork.kernel.org/project/linux-riscv/cover/20230401111934.130844-1-hal.feng@starfivetech.com/	6.4

https://nvspace.org/en/project/JH7110_Upstream_Plan

Summary 结语

- ❖ RISC-V is moving from MCU performance level to Edge performance level
RISC-V 正在从 MCU 性能水平向边缘网关性能迈进
- ❖ ARM to RISC-V porting made easy by adopting OSS abstraction layers
OSS 抽象层使ARM 向 RISC-V的移植变得容易
- ❖ with OSS we innovate together faster
OSS加快我们共同创新的步伐!
- ❖ multi-decade software support relies on OSS
长期的软件支持需要OSS

| Contact

Zhu Jia Xing

jjaxing.zhu@siemens.com

SIEMENS